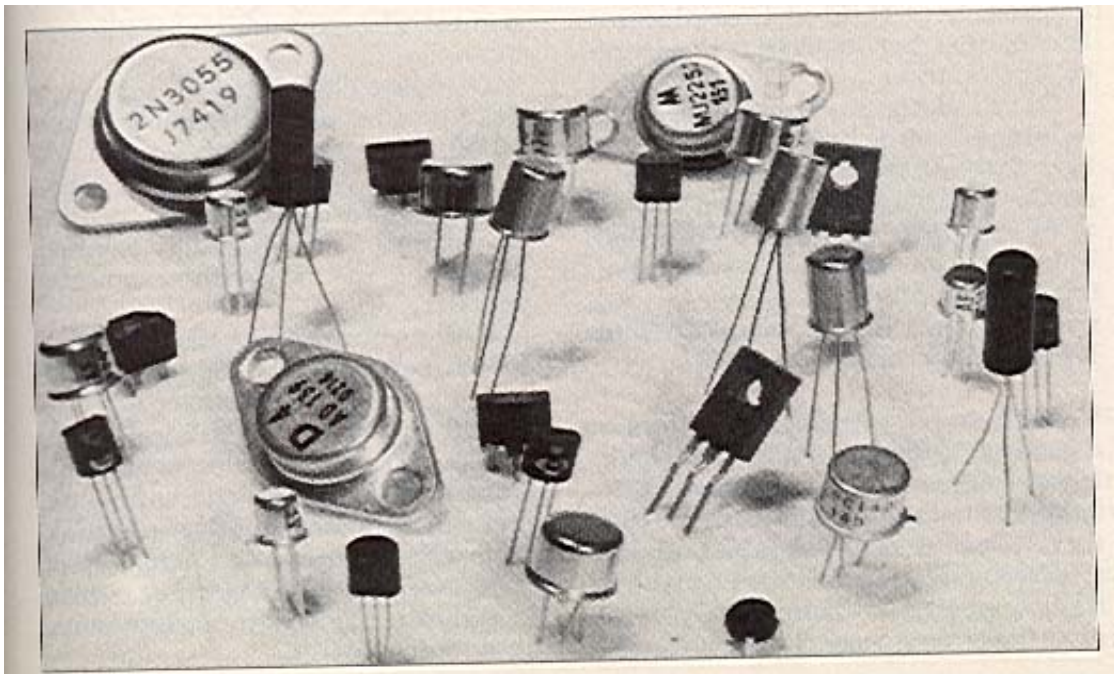
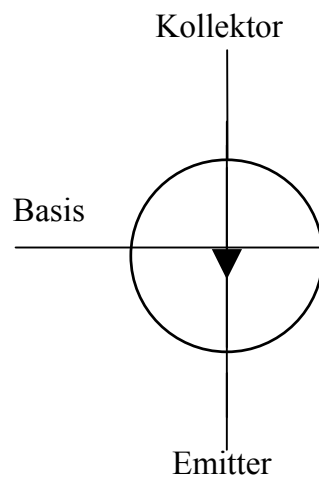


# Transistoren



Teknisk skole Ringsted  
Fysikrapport  
Af Kenneth René Larsen  
Afleveret d.26. maj 1999



# Indholdsfortegnelse

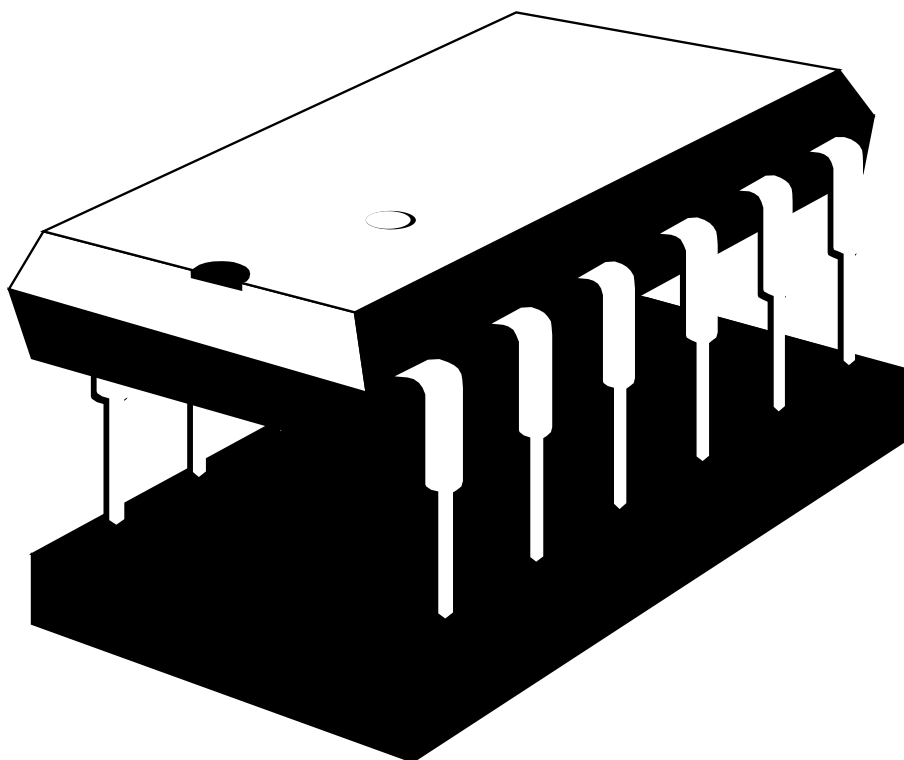
Problemformulering	3
Transistorens opbygning	4
Transistoren DC forhold	6
Diagramsymboler	7
Transistorens arbejds punkt	8
Måleøvelse 1	9
Beregning af jordet-emitter trin	10
Beregninger plus målinger	11
Konklusion	12
Litteraturliste	13
Datablade	14

# Problemformulering

Valget på at skrive en rapport om transistoren er meget enkel, fordi jeg ikke synes der findes er en komponent der er mere brugt indenfor elektronikken, da jeg samtidig gerne vil lære transistoren bedre at kende i opbygning og dens reaktioner ved de diverse basis-emitter spændinger og strømme. Samtidig er transistoren den komponent der har gjort elektronikken mindre og mindre fra den gang i 1950erne hvor planartransistoren blev udviklet. Jeg ser udelukkende på småsignal transistoren.

De ting jeg vil belyse er følgende :

1. transistorens opbygning.
2. transistorens virkemåde.
3. transistorens DC forhold.



En IC-kreds har flere hundrede transistorer.

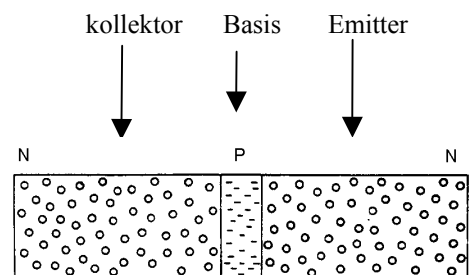
# Transistorens opbygning

For at finde ud af transistorens funktionsmåde måtte jeg se lidt på de materialer den er lavet af. Den består af halvledermaterialer, hvilke for de fleste i dag er silicium, og germanium, men den sidste her bruges ikke så meget mere. I slutningen af 1950'erne gjorde man en opdagelse på Bell-laboratoriet, der danner grundlaget for den teknik vi bruger i dag, nemlig planarteknikken.

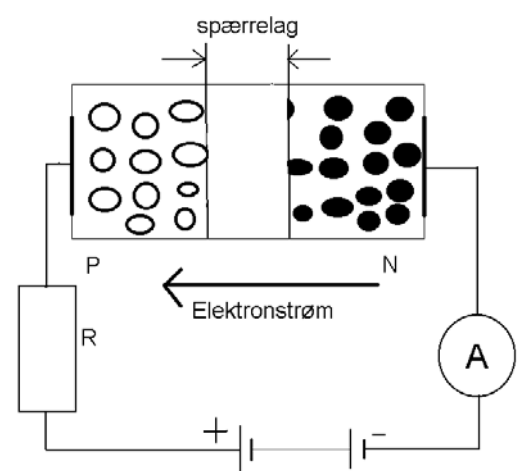
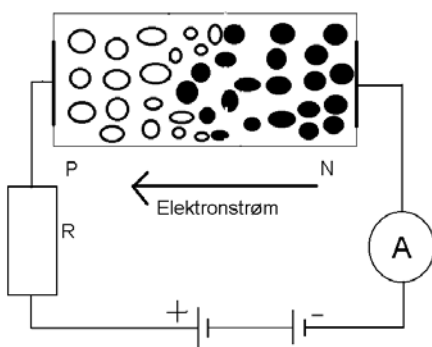
## Transistorens funktionsmåde

Transistoren består af to NP-overgange eller to PN-overgange der er sat sammen så de vender mod hinanden, derved får vi tre elektroder som benævnes som Kollektor (opsamler), basis(basen), emitter(udsender) i en NPN transistor.

Her er et billede af opbygningen i NPN transistor som det kan ses har består den af tre materialer, et N-lag der derefter et P-lag, og et N-lag, det midterste lag er altid Basis, de to andre er henholdsvis emitter og Kollektor.

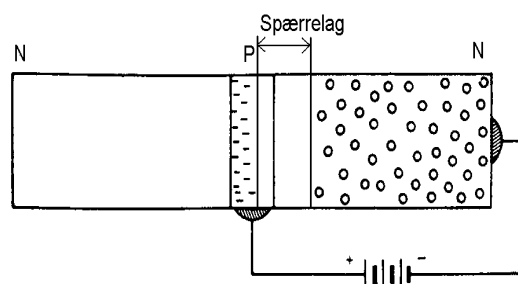


I enhver PN overgang er der et spærrelag, spærrelaget er der i hver eneste halvleder. Spærrelaget har ikke en fast størrelse for jo mere strøm der løber, jo mindre bliver spærrelaget, det forsvinde nærmest, fordi at elektroner løber fra N-laget til P-laget.



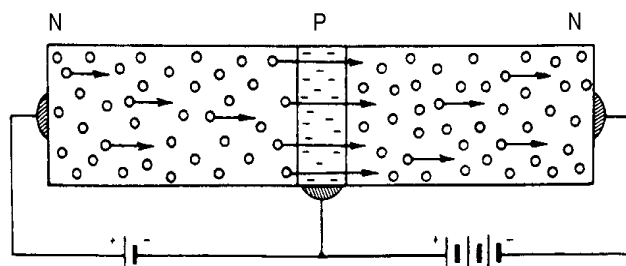
Når vi vender polerne så dioden bliver forspændt i spærretretningen bliver spærrelaget større, så der ikke løber nogen strøm. Se figur.

Derved kommer vi frem den nemmeste måde, at beskrive Spærrelaget på hvordan diode-strækningen basis-emitter virker, den skal forspændes med minus på emitter og plus på basis, den skal have Ca. 600 mV for at gå ON.



Forspændt i spærretretningen, det vil sige minus på P-laget og plus på N-laget, vil den ikke lede. Her kan vi tydeligt se at spærrelaget er blevet større da den ikke leder. Derfor kan det være

rart have negativ spændingsforsyning, men det er mest i effekt trin, at det er nødvendigt, det er derfor at det er NPN- transistoren der er den mest anvendte i dag, når det er sådan en diode-strækning kræver den ikke nogen negativ spænding.



Når basis-emitter er forspændt bliver den ledede og så åbner også kollektor, hvis den er forspændt med større spænding end basis, så

begynder elektronerne at løbe fra emitter gennem basis og kollektor, derved får vi en strømforstærkning på et vist antal gange, som man kan aflæse i transistorens datablade, denne DC-forstærkning hedder  $h_{FE}$ . Der er videnskabelige forsøg der viser at ca. 92 til 99% af elektron strømmen løber den vej, som beskrevet i Figuren.

# Transistorens DC forhold

En DC spænding, er en spænding med konstant amplitude og polaritet. En DC strøm, er en strøm med en konstant amplitude. Skal transistoren arbejde fornuftigt skal vi have fastsat et korrekt arbejds-punkt det gøres ved at slå op Producentens datablade.

På  $V_{BE}$  kan man se  $I_C$  i forhold spændingen Basis.

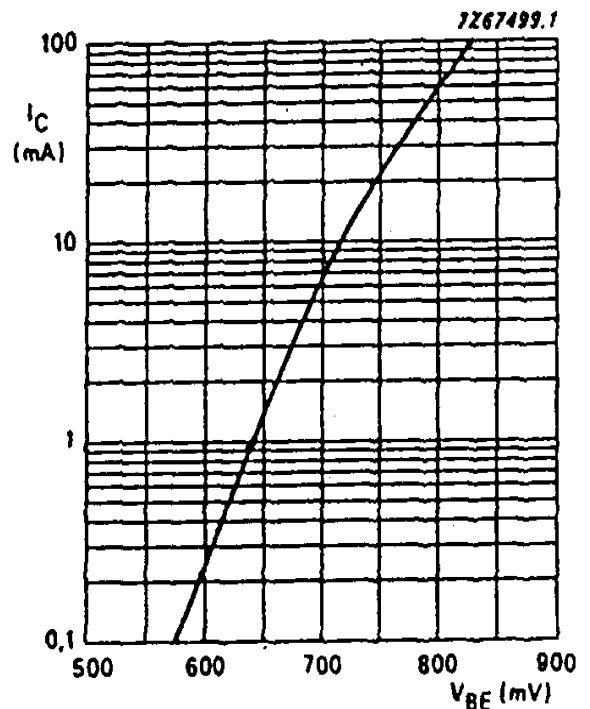


Fig. 8  $V_{CE} = 5 V$ ;  $T_j = 25 ^\circ C$ ; typical values.

På  $h_{FE}$  kan man se at på et tidspunkt bliver DC-strømforstærkningen mindre igen, i dette tilfælde ved 10 mA.

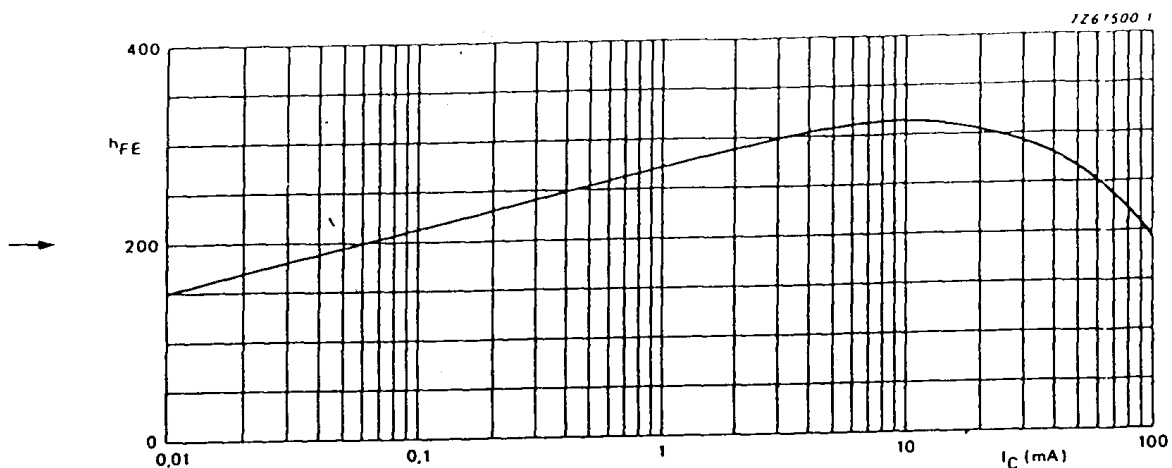
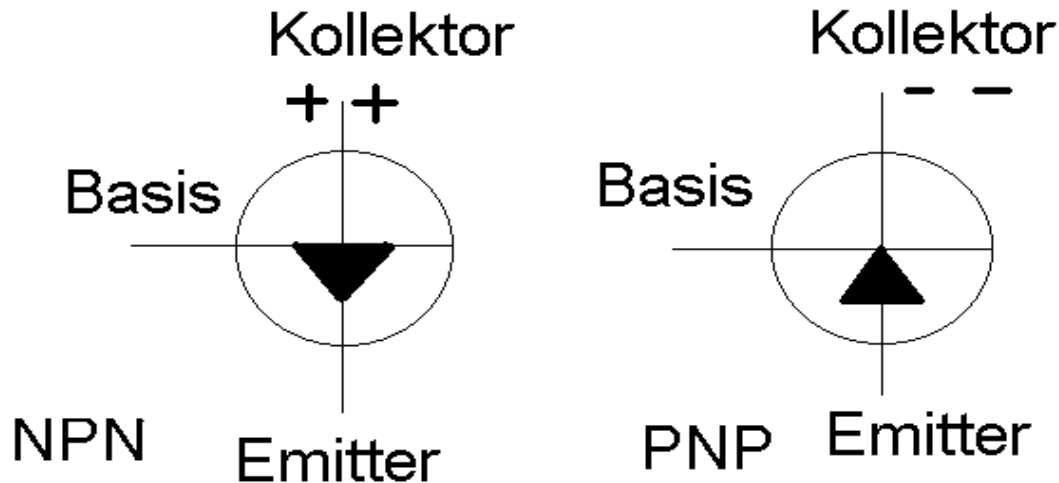


Fig. 3 BC546B, BC547B and BC548B  
 $V_{CE} = 5 V$ ;  $T_j = 25 ^\circ C$ ; typical values.

# Diagram symboler for NPN og PNP transistorer



Som en god huskeregel kan man se på det midterste bogstav, for det fortæller viklen type det er. DC-spændingen på kollektor skal altid forspænde diode strækningen Basis-kollektor i spærretretningen. En NPN skal så have positiv spænding på Basis og en PNP skal have negativ spænding på Basis i forhold til Emitter, derfor skal en NPN have  $+U_{CC}$  på kollektor, og en PNP have  $-U_{CC}$  på kollektor.

Der er mange usammenlignelige transistorer her er nogle af dem :

BC =	småsignal	LF transistorer
BD =	Effekt	LF transistorer
BF =	Stor effekt	HF transistorer

Første bogstav henviser til materialet, hvad den er lavet af.

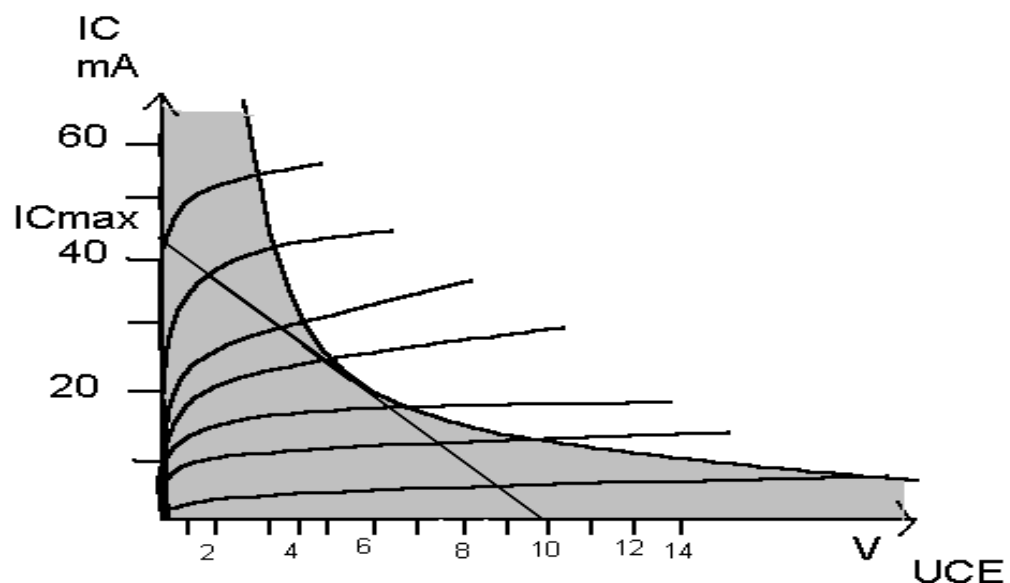
B for silicium.

A for germanium.

Andet bogstav viser hvilken type transistor det er, og dens anvendelse.

# Transistorens arbejds punkt

For at fastsætte transistorens arbejds punkt, må vi se lidt på databladet fra producenten, vi skal finde  $P_{tot\ max}$  fordi  $I_{C\ max} \times U_{CE}$  må ikke overstige  $P_{tot\ max}$ . Det grå felt er SOAR (Safe Operating Area Rating), det sikre DC arbejdsområde.



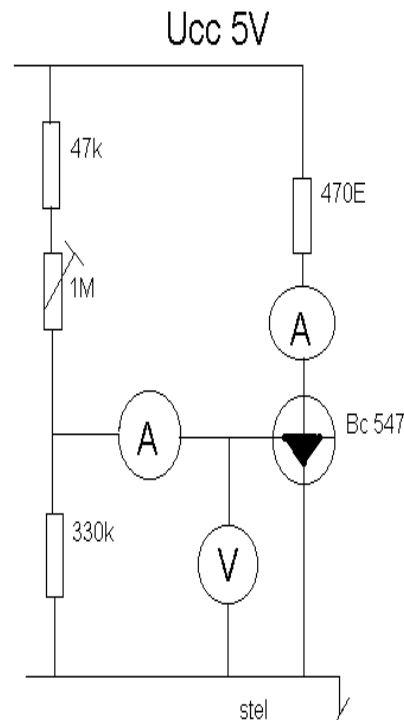
Jeg tager foretager en beregning på et eksempel: Med en spænding på 10 V:  $10\text{mA} = 1\ \text{k}\Omega$ . Derved kan arbejds punktet afsættes på ca. midt på arbejds linien så skulle den blive indenfor dens sikre område. Nu mangler jeg kun at sørge for at  $U_{BE}$  kommer op på 0,6-0,7 V så den er ON, det gøres ved at sætte en spændingsdeler til at forsyne Basis, til sidst mangler jeg at sikre den for thermal runaway.  $I_C$  stiger ved stigende temperatur, derfor bruger jeg en emittermodstand, når temperaturen stiger, stiger  $I_C$  og så  $I_E$  når  $I_E$  stiger, stiger spændingsfaldet over  $R_E$ , dermed falder  $U_{BE}$  og  $I_B$  falder. Dermed er den stabiliseret.



# Måleøvelse 1

I denne måleøvelse vil jeg illustrere hvordan  $h_{FE}$  kan variere efter hvor stor en strøm der løber i basis, jeg måtte stoppe ved en basis spænding på 700 mV, da kollektor spændingen gik ned mod nul volt, derved fandt jeg ud af at min kollektor modstand var for stor, fordi ifølge databladet, kan BC 547 klare 0,5w og en  $I_{Ccm}$  på 200mA. Samtidig når man begynder at beregne transistorens  $h_{FE}$ , efter de målinger jeg har foretaget, kan man se at dens data stemmer med databladet fordi de kan variere fra ca. 110 til 800 gg alt efter hvilken type det er. Der også sådan en ting som temperaturen der spille en lille rolle, for i databladet er der opgivet at de data gælder ved 25 C°, derved kommer der også en usikker faktor ind, fordi krystal temperaturen stiger også jo mere strøm der løber igennem. Derfor skal man normalt stabiliser ethvert transistortrin. For ellers sker, der det som skete i denne opstilling,  $U_{CE}$  går ned mod nul fordi, at jo større strøm der går i kollektormodstanden, større spændingsfald vil der være.

## Måleøvelse 1



$U_{BE}$ mV	$I_B$ uA	$I_C$ mA
550	0,5	0,132
600	0,9	0,230
610	1,1	0,260
620	1,3	0,335
630	1,7	0,455
640	2,5	0,638
650	3,6	0,930
660	5,3	1,37
670	7,8	1,98
680	11,2	2,83
690	15,6	3,93
700	21,3	5,30
710	27,6	6,75

# Beregning af Jordet emitter-trin

For at kunne konstruere et jordet emitter trin er nødt til at bestemme hvor stor  $U_{CC}$  skal være, derefter kan vi gå i gang.

Transistor BC 547B.

$$U_{CC} = 10 \text{ V} \quad U_{CE} = (U_{CC} - U_E) \times 0,5 \quad U_E = 1 \text{ V} \quad C_O = 10 \mu\text{F}$$

$$I_{tvær} = 20 \times I_B \quad C_E = 100 \mu\text{F} \quad I_C = 1 \text{ mA}$$

Beregninger har jeg foretaget via transistorens datablade og de oplysninger der er opover her.

Følgende er blevet aflæst i databladene.

$$h_{ie} = 7,5 \text{ k}\Omega$$

$$h_{oe} = 22 \mu\text{S}$$

$$h_{fe} = 275 \text{ gange}$$

Følgende er beregnet:

$$U_{CE} = (10\text{V} - 1\text{V}) \times 0,5 = 4,5 \text{ V}$$

$$R_C = 4,5\text{V} : 1\text{mA} = 4,5 \text{ k}\Omega$$

$$r_e = 25\text{m} : I_E = 25\Omega$$

$$I_B = (I_C : h_{FE}) = 1\text{mA} : 275 = 3,636 \mu\text{A}$$

$$R_{B2} = (U_B : (I_B \times 20)) = 1,6 : (3,636 \mu\text{A} \times 20) = 22 \text{ k}\Omega$$

$$R_E = 1 \text{ V} : 1 \text{ mA} = 1 \text{ k}\Omega$$

$$R_{B1} = 8,4 \text{ V} : (I_{RB2} + I_B) = 110 \text{ k}\Omega$$

$$Z_{in} = R_{B1} // R_{B2} // h_{ie} = 110 \text{ k}\Omega // 22 \text{ k}\Omega // 7,5 \text{ k}\Omega = 5,3 \text{ k}\Omega$$

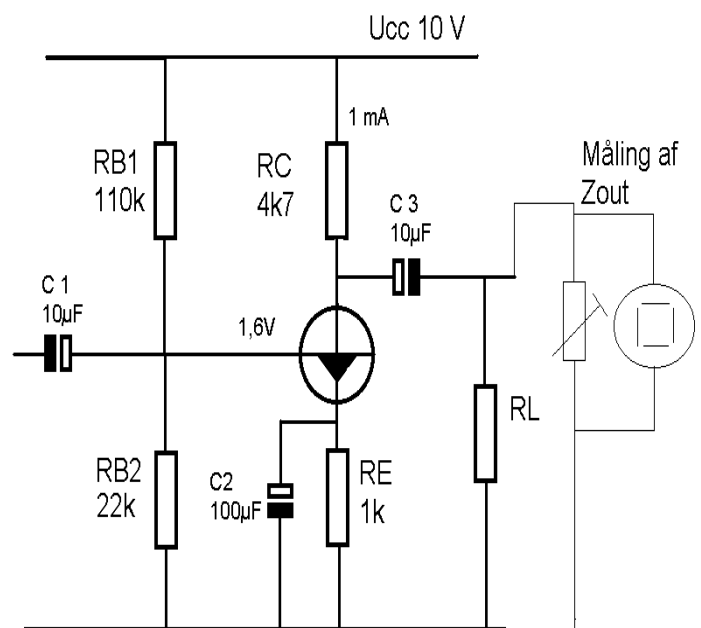
$$Z_{out} = R_C // 1/h_{oe} = 4,7 \text{ k}\Omega // 1/22 \mu\text{S} = 4,26 \text{ k}\Omega$$

$$A_U \text{ uden belastning} = R_C : r_e = 188 \text{ gg}$$

$$A_U \text{ med belastning på } 4,7\text{k}\Omega = (R_C // R_L // 1/h_{oe}) : r_e = 89 \text{ gg}$$

$$A_U \text{ uden } C_2 = R_C : (R_E + r_e) = 4,6 \text{ gg}$$

$$Z_{in} \text{ uden } C_2 = R_{B1} // R_{B2} = 18,3 \text{ k}\Omega$$



For at finde grænsefrekvensen i hele transistortrinet, er jeg nødt til at regne alle tre ud, det vil sige dem der er ved  $C_1$ ,  $C_2$ ,  $C_3$ . Derved kan jeg så finde grænsefrekvensen da det vil være, det højeste af de tre der er transistortrinet grænsefrekvens.

$$F_{g1} = 1 : ( 2 \times \pi \times Z_{in} \times C_1 ) = 3,0 \text{ Hz}$$

$$F_{g3} = 1 : ( 2 \times \pi \times Z_{out} \times C_3 ) = 3,9 \text{ Hz}$$

$$F_{g2} = 1 : ( 2 \times \pi \times X \times C_2 ) = 64,7 \text{ Hz}$$

$$X = R_E // ( r_e + (( R_{B1} // R_{B2} // R_g ) : h_{fe} )) = 24,58 \Omega$$

## Målt:

Alle målinger er foretaget med et uforvrænget udgangssignal.

$$Z_{in} \text{ med } C_2 = 3,6 \text{ k}\Omega$$

$$Z_{out} = 4,4 \text{ k}\Omega$$

$$A_U \text{ uden belastning} = 150 \text{ gg}$$

$$A_U \text{ med belastning på } 4,7 \text{ k}\Omega = 78 \text{ gg}$$

$$A'_U \text{ uden } C_2 = 4,4 \text{ gg}$$

$$Z_{in} \text{ uden } C_2 = 19 \text{ k}\Omega$$

$$F_n = 47 \text{ Hz}$$

$$F_o = 145 \text{ kHz}$$

Nedre og øvre grænsefrekvens er målt med B & O Am 1.

# Konklusion

Jeg anser at, jeg har fået oplyst de spørgsmål jeg havde før jeg gik i gang med denne rapport, med tegninger, diagrammer, opstillinger, beregningen af et jordet emitter trin. Jeg har også på grund af de oplysninger, jeg har fundet. Blevet klar over at kollektormodstanden i måleøvelse 1 er for stor, fordi når kollektor strømmen stiger er der et for stort spændingsfald over modstanden.

---

Dato            Kenneth René Larsen

# Litteraturliste

Jeg har brugt efterfølgende litteratur :

Analogteknik : svagstrømsteknisk skolebog fra Industriens Forlag.

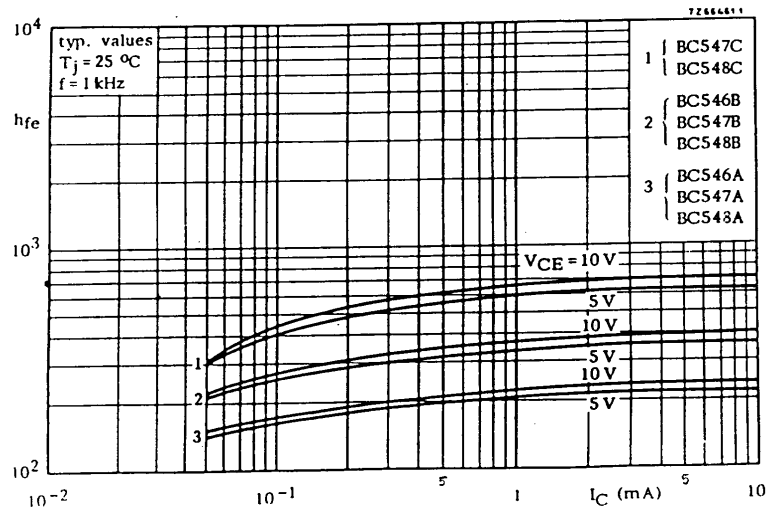
Analogteknik af Erik Hüche & Mogens Probst.

Diverse undervisnings notater jeg har.

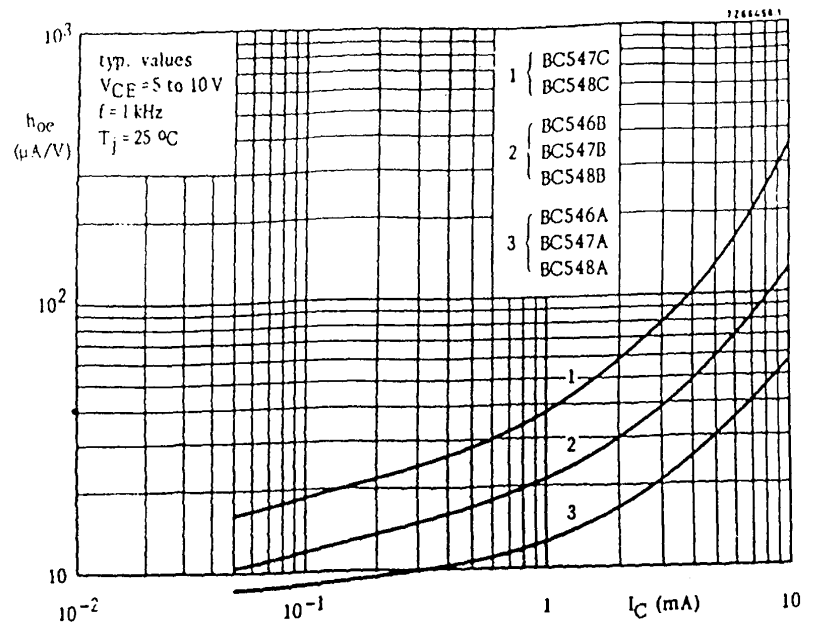
Jeg har også set på en del fysikrapporter for at få inspiration.

# Datablade

$h_{fe}$  er strømforstærkningen ( $i_C : i_B$ ).



$h_{oe}$  transistorens lede evne mellem Kollektor og Emitter  
 $1/h_{oe} =$  den modstand der er mellem Kollektor og Emitter. Dermed er  $h_{oe}$  transistorens udgangsadmittans.



$h_{ie}$  ( $\Delta U_{BE} : \Delta I_{BE}$ ), transistorens indre modstand mellem Basis og Emitter (indgangsimpedans).

